



Panchip Microelectronics Co., Ltd.

PAN1026 硬件设计和调试参考

当前版本: 1.2

发布日期: 2022.04

上海磐启微电子有限公司

地址: 上海张江高科技园区盛夏路 666 号 D 栋 302

联系电话: 021-50802371

网址: <http://www.panchip.com>

文档说明

由于版本升级或存在其他原因，本文档内容会不定期进行更新。除非另有约定，本文档内容仅作为使用指导，本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。

商标

磐启是磐启微电子有限公司的商标。本文档中提及的其他名称是其各自所有者的商标/注册商标。

免责声明

本文档中描述的全部或部分产品、服务或特性可能不在您的购买或使用范围之内。除非合同另有约定，磐启微电子有限公司对本文档内容不做任何明示或暗示的声明或保证。

修订历史

版本	修订时间	描述
V1.0	2021.01	初始版本创建
V1.1	2022.01	更新天线匹配结构，优化部分描述
V1.2	2022.04	更新图 3 PAN1026 SOP8 封装 LAYOUT 示例

此版本为内部版本，仅供参考。

目 录

1	原理图设计	1
1.1	原理图	1
1.2	元器件清单	2
1.3	晶体电路要求	2
1.4	电源设计建议	3
1.5	前端匹配设计建议	3
2	PCB 设计	4
2.1	PCB 板材和叠层设计	4
2.2	电源和电线 LAYOUT	4
2.3	晶振相关的 LAYOUT	4
2.4	控制线 LAYOUT	4
2.5	射频匹配电路 LAYOUT	5
2.6	天线 LAYOUT	5
2.7	PCB LAYOUT 示例	6
2.7.1	SOP8	6
3	射频测试	7
3.1	单载波测试	8
3.2	接收灵敏度测试	8
3.3	传输线连接的通信测试	10
3.4	无线通信测试	11
4	应用异常分析	12
4.1	芯片管脚直流参数检查	12
4.2	单载波测试	13
4.3	接收本振泄露测试	15

1 原理图设计

1.1 原理图

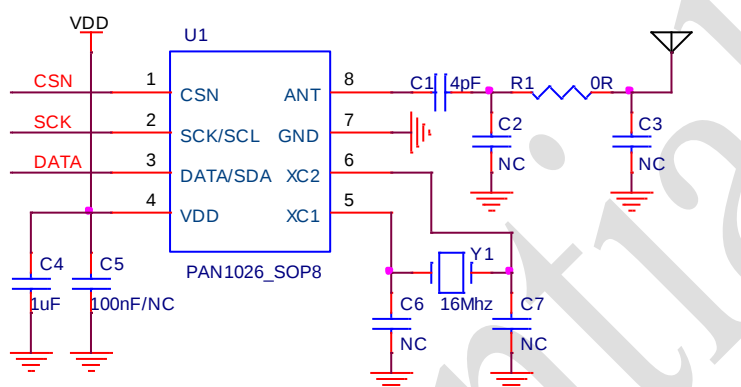


图 1 PAN1026 SOP8 参考原理图

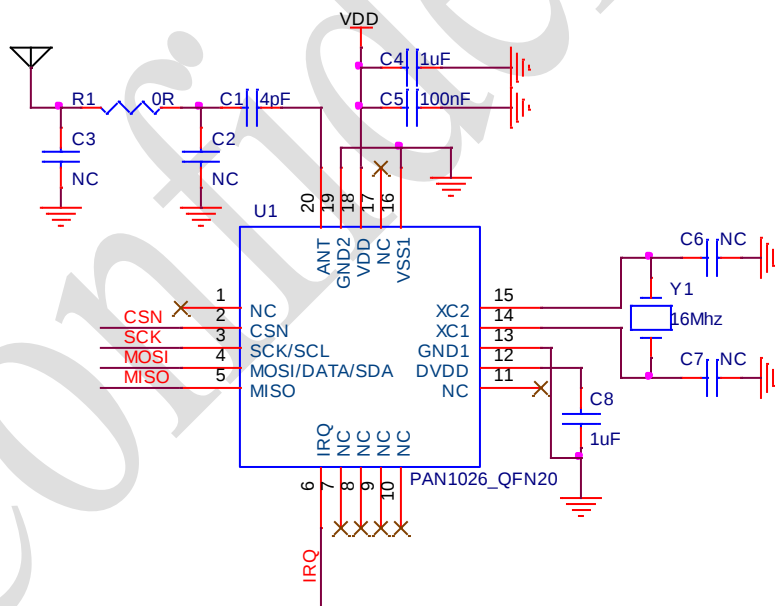


图 2 PAN1026 QFN20 参考原理图

备注：

1. a) 如果不考虑安规，或者发射功率在 5dBm 以下，R1、C2、C3 三个器件可以去掉，芯片 ANT 管脚只串一个 4pF 电容接到天线。
- b) 如果发射功率大于 5dBm 并且需要过安规，天线端 PI 型匹配结构需要根据实际情况调整。

2. 使用 IIC 通信模式，CSN 必须拉高（默认上拉打开）。SCL 和 SDA 需要配置上拉（默认上拉打开）。
3. 天线端串联电容 C1 不能省略。

1.2 元器件清单

原理图标识(参考图 1)	值	封装	描述	数量
C4	1uF	0402	NPO, ±5%, 16V	1
Y1	16MHz	49S	≤60ppm（蓝牙应用≤20ppm）	1
C1	4pF	0402	NPO, ±5%, 16V	1
C5	100nF/NC	0402	NPO, ±5%, 16V	1
C2、C3、C6、C7	NC	--	--	--
R1	0R	0402	可用导线直连	1

表 1 元器件清单（不过安规）

原理图标识(参考图 1)	值	封装	描述	数量
C4	1uF	0402	NPO, ±5%, 16V	1
Y1	16MHz	49S	≤60ppm（蓝牙应用≤20ppm）	1
C1	4pF	0402	NPO, ±5%, 16V	1
C2	0.5pF	0402	NPO, ±5%, 16V	1
R1	3nH	0402	NPO, ±5%, 16V	1
C3	1pF	0402	NPO, ±5%, 16V	1
C5	100nF/NC	0402	NPO, ±5%, 16V	1
C6、C7	NC	--	--	--

表 2 元器件清单（过安规）

1.3 晶体电路要求

对于外部晶体的推荐参数如下：

- 1、晶体频率 16MHz；
- 2、ESR 小于等于 60ohm；
- 3、晶体负载电容选择；

晶振封装	负载电容/pF
3225	9
	20
49S	9
圆柱	9
	12

备注：不同品牌可能会有差异，要以实际测试为准。

1.4 电源设计建议

电源设计的完整性影响芯片性能，好的电源设计更容易发挥无线模块的性能。芯片峰值电流接近 60mA，电压范围 2.2-3.6V，纹波小于 $\pm 100\text{mV}$ ，频率小于 1Mhz。为电源设计需要留有裕量。一般来说，在条件允许的情况下，输出电流能力需要大于峰值电流的 2 倍。如果电流裕量有限，至少也需要 1.5 倍峰值电流以上。在 3.3V 供电系统中，过大的纹波可能通过导线或者地平面耦合到系统容易受到干扰的线路上，例如天线、馈线、时钟线等敏感信号线上，容易引起模块的射频性能变差，所以我们推荐使用 LDO 作为无线模块的供电电源。客户使用 LDO 时，需要注意电源的散热以及输出电流。

1.5 前端匹配设计建议

前端匹配根据是否需要过安规来确定元器件的数量和值，没有安规要求的话，为了将 BOM 成本降低到最低，ANT 管脚可以只串联一个电容到天线口。

如果有安规的需求，需要根据前面提供的 BOM 清单，根据实际的功率和 PCB 布局进行微调。

2 PCB设计

2.1 PCB 板材和叠层设计

板材建议选择双面 FR4 板材结构，叠层结构要根据板子的尺寸来确定。

2.2 电源和电线 LAYOUT

电源线宽度要求能达到 0.5mm 以上，承受 200mA 的瞬态电流。在靠近芯片电源引脚放置去耦电容，其中小容值电容摆放在更靠近芯片引脚的位置，以便较好地滤除高频噪声。

建议电源线和地线采用放射状的连接方式，单点接电源/地并且单独走线，RF 芯片的电源/地线走线与其它芯片或器件分开来，从总参考电源/地线单独引线，防止受到干扰。如果是从 LDO 或者 DCDC 等器件引出电源线，也需要单独引线并且做好滤波措施。

另外，覆地的地线也建议与噪声较少的地线或者总参考地线连接，不与强信号或者强干扰器件地线电源线相连，可以有效地减少整个印制板的工作噪声。

2.3 晶振相关的 LAYOUT

- 1、16MHz 的晶振至芯片相关管脚的走线不宜超过 5mm；
- 2、直插的晶振的焊盘需要保证外径与内径差值有 0.2mm 以上；
- 3、为防止晶振信号干扰到射频信号，印制板上在晶振焊盘和走线的两边需要做覆地处理；
- 4、为避免晶振受到天线的发射功率干扰，印制板上的天线部分与晶振焊盘走线部分之间要用 0.5mm 以上地线作为间隔带，同时晶振的外壳需要离天线 3mm 以上。

2.4 控制线 LAYOUT

SPI/I2C 控制线需要减少走线干扰，布线时走线较短并且走线两边有完整的覆地。尽量远离晶振。**SPI 走线直接从 PIN 脚往外引出，避免从芯片底部走线，防止干扰射频，导致通信丢包。**

2.5 射频匹配电路 LAYOUT

射频匹配部分电感电容（0402 封装）要严格按照原理图推荐值来设计，由于布局差异可微调电感的值。射频匹配元器件 layout 原则：

（1）为了防止射频前端能量损耗，从管脚 ANT 到天线的走线小于 2mm，并且按照 50 欧姆阻抗走线，射频匹配部分走线周边的铺地要连贯牢固（多打过孔），可以使得发射能量较多地从天线端出去。

（2）为了保证阻抗的连续性，射频匹配部分对应的背面参考地要避免放置元器件和走线，需要完整的地平面。天线的 PI 型匹配电路要走顺，并联元件焊盘和走线重合为好。

（3）覆地建议用实心地。

（4）ANT Pin 和 Pi 匹配之间串联的 0R 电阻旁可以露一块 GND 属性铜皮方便调试天线

（5）RF 参考地和 EPAD 需要良好连接

（6）禁止射频线打过孔换层

2.6 天线 LAYOUT

天线设计请参考“2.4GHz 天线设计参考_V1.1”。，

PIFA 天线不能与地线铺铜靠很近，至少留空 1mm。天线部分对应的底层 PCB 严禁铺地。天线与参考地线铺铜间距要大于 1mm。天线周边最好不要有金属结构或元器件、走线，保证在 PCB 上间隔至少 3cm 范围内不摆放较大的带金属元器件。

导线天线的馈点周围需要净空，净空区域要求 2mm 以上。

2.7 PCB LAYOUT 示例

2.7.1 SOP8

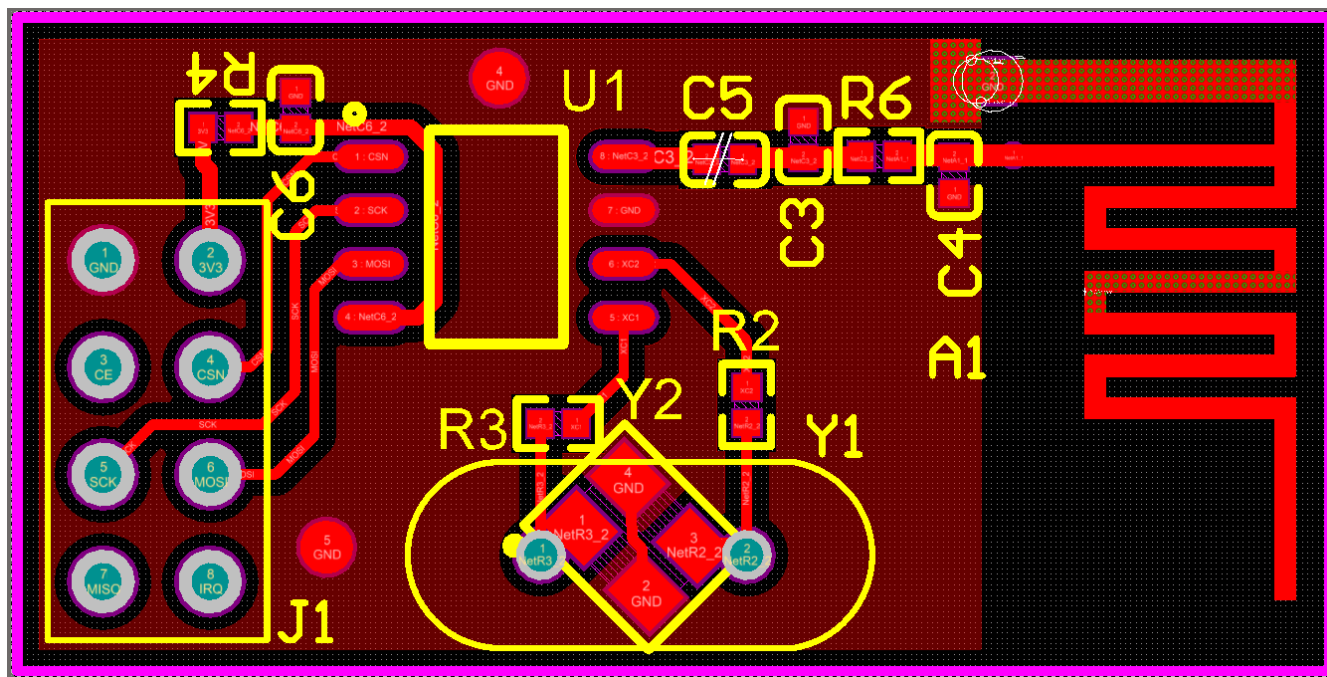


图 3 PAN1026 SOP8 封装 LAYOUT 示例

3 射频测试

本章节给出了 PAN1026 芯片几个重要参数详细测试方法，包括发射功率、发射频率精度、发射谐波和接收灵敏度测试。

准确评估射频芯片的性能测试通常会使用传导测试方式，需要将芯片与印制板天线断开，在馈点焊接开口缆。

射频测试需要以下的线缆和仪器：

1、开口缆，带天线模组要进行射频测试需要在射频馈点地方断开天线，然后在射频馈点和地线分别焊接开口缆和其外屏蔽罩线；

2、射频线缆，要求用专门的射频线缆，并且需要测试工作频率内的插入损耗，将该值补偿到测试结果；

3、频谱分析仪，用于测试发射性能，测试 2.4G 载波信号，最高频率要求至少 3GHz；要测试 4 次谐波，最高频率至少 10GHz；

4、矢量信号发生器，用于测试接收灵敏度，支持的最高频率至少 3GHz，可以测试灵敏度，推荐仪器例如 E4438C。

3.1 单载波测试

单载波测试框图如下

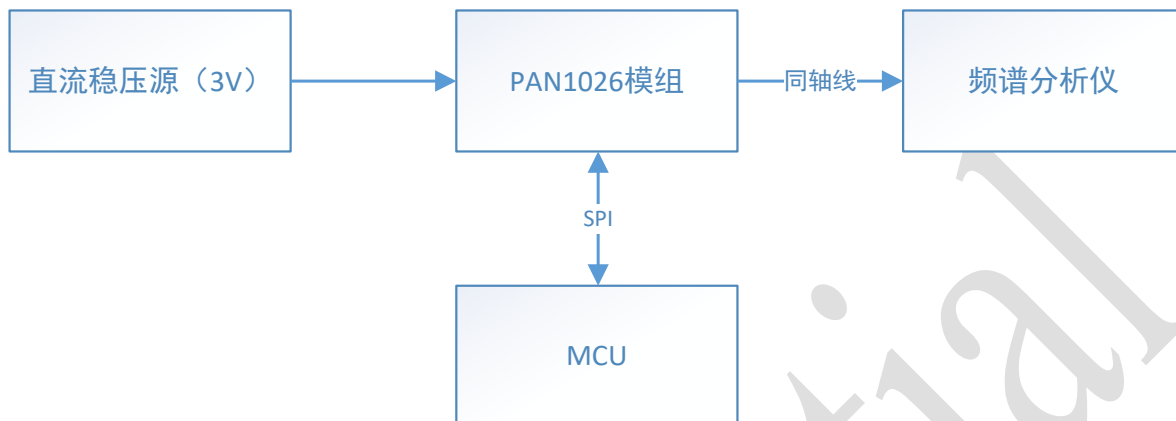


图 4 单载波测试框图

发射单载波的步骤如下所示：

- 1、配置各 RF 芯片的寄存器进入单载波模式；
- 2、设置测试的频道，通信数据率，发射功率；
- 3、设置频谱仪步骤 1，Central Freq=测试频道，SPAN=10MHz，Ref LEVEL=10dBm，Attenuation=Auto，RBW=Auto，测试此时的输出功率和频率，输出功率要加上线缆损耗；

根据读取的频率值，微调晶振处电容可改变频偏。

- 4、设置频谱仪步骤 2，SPAN=Full Span，Ref LEVEL=10dBm，Attenuation=Auto，RBW=Auto；检波方式 Det/Demod=PEAK；测试此时各个谐波分量的大小；

- 5、对于不同厂家的频谱仪，以上频谱仪设置每个功能名称可能会有差别，以上的设置名称是参考 Agilent 仪器给出的。

3.2 接收灵敏度测试

接收灵敏度（Sensitivity）在这颗 RF 芯片的定义是指当接收误比特率（BER: Bit Error Rate）为 0.1%时最小输入信号功率，灵敏度的测试方法指定帧格式数据包测试。

信号源按照指定的帧格式发送数据包，MCU 统计实际接收的帧数，组网下图所示，根据发

送的帧数与接收的帧数计算出误帧率 PER，再根据以下公式把 0.1% 误码率 BER 换算到对应的误帧率要求，

$$PER = 1 - ((1 - BER)^N)$$

公式中的 N 为每个包的总 bit 数，例如每个包的总 bit 数为 500，那么 0.1% 的 BER 对应的 PER 为 39%。

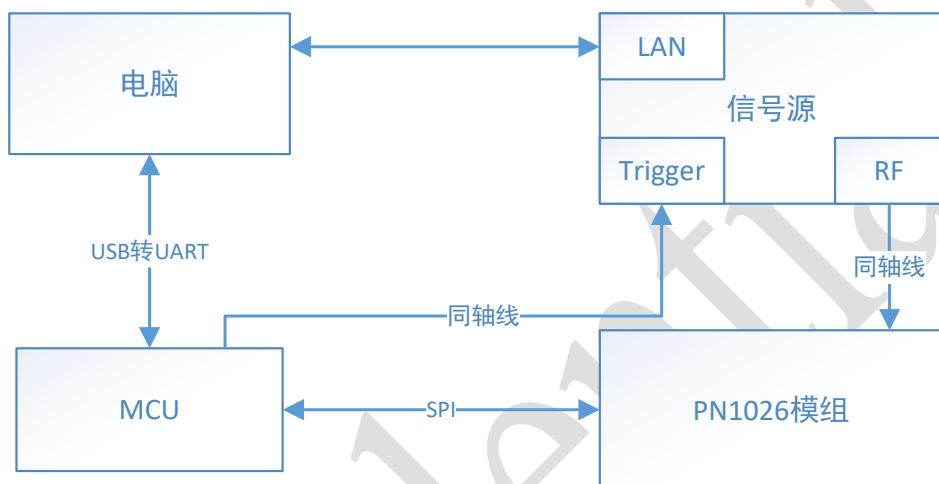


图 6 指定帧格式接收灵敏度测试框图

指定帧格式数据包测试步骤

- 1、配置各 RF 芯片的寄存器；
- 2、设置芯片为接收模式
- 3、设置测试的频道和通信数据率；
- 4、设置接收地址长度和接收地址；
- 5、设置 payload 长度；

6、根据频谱仪测试到的接收 LO 泄漏载波频率，计算要输入矢量信号发生器的射频信号频率；由于接收频率偏差会影响灵敏度测试，所以信号源频率需要根据载波泄漏的频率来做相应调整；

7、接收 LO 泄漏载波频率需要用频谱分析仪测试，测试框图同单载波测试框图一样，在芯片接收模式下，频谱仪设置为，Central Freq=(频道+2)×2，SPAN=10MHz，Ref LEVEL=-50dBm，

Attenuation=Auto, RBW=Auto;

8、重新按照指定帧格式数据包测试平台组网，设置矢量信号发生器 E4438C 如下，Input Frequency 输入射频频率，DATA 选择自定义，按照帧格式要求输入，Filter 选 Gauss 且 BT=0.5，Symbol Rate 为 1Mbps 或者 2Mbps，Modulation Type 为 2-Lvl FSK，Freq Dev 选 250KHz（1Mbps）或 500KHz（2Mbps），Input Amplitude 为根据 0.1% BER 换算到 PER 的值而测试到的最低功率值，Pattern Trigger 为 Single，Trigger Source 为 EXT，触发信号模式为上升沿触发，通过 MCU 的 IO 引脚给出该上升沿控制发送帧数，要求发送的帧数必须大于 200 帧，根据接收帧数情况，得到最低输入功率，减去线缆损耗，得到的值就是指定帧格式数据包接收灵敏度；

9、接收端的 RX_FIFO 正确接收一帧数据，接收数据中断“RX_DR”都会被置 1，这时需要读 FIFO 或清 FIFO，清中断，写接收数据中断“RX_DR”为 1，重新等待接收下一帧的数据；

10、判断接收成功可以通过，硬件查询 IRQ 管脚是否为低电平或者定期查询状态寄存器的 RX_DR 位是否为 1。

3.3 传输线连接的通信测试

让一端做发射，另一端做接收，信号传输线连接通过衰减器，通过控制衰减器的衰减分贝数大小来控制丢包率。当丢包率达到等效误码率的计算值时，记录此时的衰减量，补偿连接线插入损耗值后可以计算信号的衰减值，由该值可以计算出等效通信距离。传输线连接的测试平台如图所示。

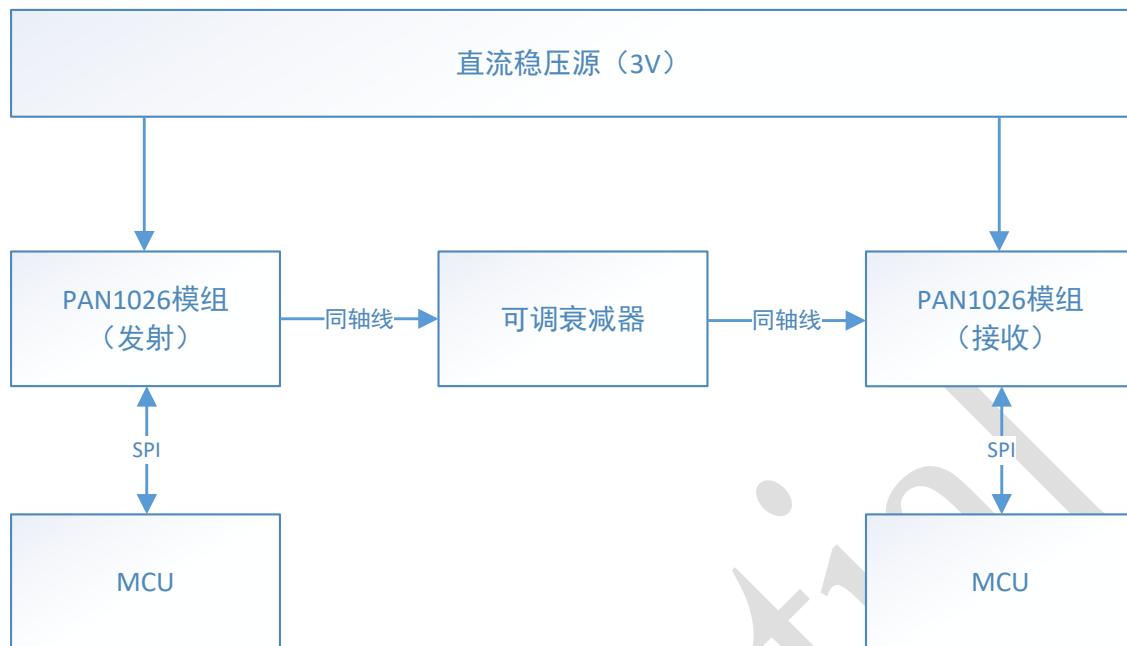


图 7 收发通信测试框图

传输线连接的测试步骤：

- 1、接收端配置为接收模式，发送端配置成发送模式，必须保证通信频道、地址、数据率、数据长度、CRC 设置、数据白化设置、不带 ACK 和不带自动重传方式等的设置收发一致；
- 2、每收到并读取一帧数据，需要清除接收 RX_DS 中断并清空接收 FIFO；每发送一帧之前需要清空发送 FIFO 并且写入 payload，发出一帧之后需要清除 TX_DR 中断；
- 3、重复以上步骤，直到完成指定帧数的发送，接收端的 MCU 将收到的有效帧数上报；
- 4、统计接收端收到正确的帧数，去调整可调衰减器的衰减量，在接收到正确的帧数等效于 0.1% BER 时，记录此时的衰减量；

3.4 无线通信测试

基本等同于 3.3 节都是方法，仅将传输线去除，改为收发两边都用天线方式，测试实际满足一定收包率前提下的通信距离。

4 应用异常分析

4.1 芯片管脚直流参数检查

1、通过目测来检查焊接无短路和虚焊。判断短接的方法：用万用表欧姆档测量相邻的管脚是否阻抗小于 100ohm；判断虚焊的方法：用万用表二极管档测量各个管脚对地的二极管特性，地接正极，管脚接负极，正常的值应该在 0.3~0.8，如果虚焊或者 ESD 打坏，显示 OPEN 或超过 1 的值。

2、检查电源是否正常，包括电源的直流值和纹波。

3、示波器查看晶振是正常工作。

可以根据 RF 芯片的晶体的两个管脚测试情况并结合芯片工作状态，来做初步判断。

模式	晶体管脚工作状态 (XC1, XC2)	
休眠模式	0V	0V
待机模式-I	0V	0V
待机模式-II	0V	0V
待机模式-III	16MHz 正弦波	16MHz 正弦波
	直流 0.7V	直流 0.7V
	VPP=0.6V	VPP=0.6V
接收模式	16MHz 正弦波	16MHz 正弦波
	直流 0.7V	直流 0.7V
	VPP=0.6V	VPP=0.6V
发射模式	16MHz 正弦波	16MHz 正弦波
	直流 0.7V	直流 0.7V
	VPP=0.6V	VPP=0.6V

如果晶振不起振时，可以适当减小与晶振连接的并联到地的电容容值。16MHz 晶振需要选用 Q 值较高的、驱动功率较低的、需要的并联到地的电容较小的、批量一致性好的、温度变化率低的，Q 值较高、驱动功率较低、需要的并联到地的电容较小的晶振，可以使得芯片内部驱动晶振的电流较小，从而更易起振并且晶振谐波信号较低。每一次更换晶振后，与晶振连接的并联到地的电容容值需要微调一下，保证频率准确。 $Q = f_0 / (f_2 - f_1)$ ，由此可见同样频率的晶振，品质因素高、并联电容小的晶振需要的驱动功率较低。

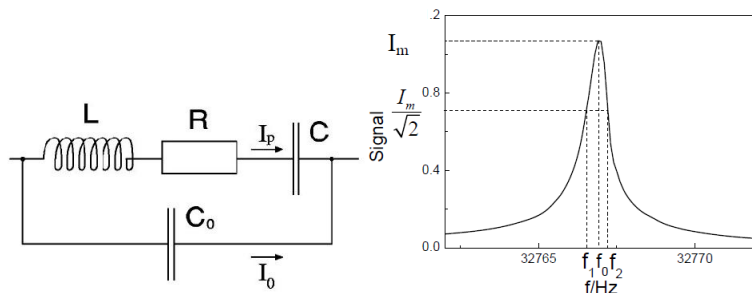


图 8 晶振模型和晶振共振曲线示意图

4、查看软件的配置是否正确。

4.2 单载波测试

单载波测试是检查芯片整个发射通道是否正常，以下是准备进入单载波调试的步骤：

1、检查芯片的 SPI/I2C 命令读写是否正常；写入各寄存器中能 R/W 的寄存器，然后再读出来，如果写入和读出一致，说明 SPI 读写正常；

2、如果 SPI/I2C 读写不正常，需要用示波器或逻辑分析仪查看读写寄存器的波形，检查 SPI/I2C 四根线的电平转换是否正常，发送命令或者数据的波形是否与代码设想的波形一样；

3、部分 MCU 是采用普通 I/O 口的软件模拟 SPI/I2C 方式，需要检查 SPI/I2C 的采样和保持时间是否符合 SPI/I2C 规范，MCU 支持单步调试的可以配合 SPI/I2C 波形单步跟踪查验代码；

4、检查 MCU 初始化配置，尤其是引脚的输入输出定义；

检查软件实现是否正常；

5、检查 MCU 软件实现是否正常，与提供的参考代码对比，尤其要关注各寄存器设置是否有差异；

以下是进入发送单载波后的调试步骤：

1、用频谱仪检测频谱上在 2.4G 频段是否有大的功率信号出现。如果没有，说明发射通道不通，需要检测焊接和软件等方面的问题；如果在 2.4G 频段看到有大功率的信号，说明发射通道基本 ready；

2、检查单载波频谱是否正常锁定，按频谱仪的 PEAK Search 键，并将单载波峰值频率移到频谱仪的中心频率，设置频谱仪的 SPAN 为 1MHz；如果检测到的频率与软件写入的频道基本一致（差异±500KHz 以内），而且频谱就是单一的一根，不会来回抖动或者是很宽乱跳的频谱，说明单载波正常锁定。如果单载波不能锁定，出现手摸天线恢复正常等现象，微调前端匹配值可恢复正常；

3、单载波锁定频率精度测试，频谱仪 SPAN 设置为 1MHz，读取此时的载波频率，计算实测频率与理论频率（ $2400+N$ ）偏差，要求中心频率偏差小于 100KHz，对于 60ppm 的晶体，批量下的最大频率偏差为 $2400\text{MHz} \times 60\text{ppm} = 144\text{KHz}$ 。如果是个别调试板出现频率偏差较大，建议更换晶振；如果是大部分量产板都出现中心频率偏差较大，建议更改与晶振连接的两个外围电容的容值，单载波频率偏高时增大电容值，单载波频率偏低时减小电容值；如果以上两种方法操作没有效果，可能需要更换晶振；

4、可以测试单载波相位噪声（频谱仪需要有测试相位噪声的功能模块），在偏移中心频率 1KHz、10KHz、100KHz 和 1MHz 地方分别要求测试相位噪声低于 -60dBc/Hz、-70dBc/Hz、-80dBc/Hz 和 -100dBc/Hz，如果测试结果比以上数据差较多，需要定位晶振相关的管脚和外围电路是否问题，必要时需要更换另一种晶振；

5、单载波杂散测试，将频谱仪 SPAN 设置为 2MHz，观测单载波的两边的 SPUR 是否都小于 20dBc，小于 20dBc 为正常；异常时需要检查芯片的电源线和地线是否存在纹波或者毛刺杂波；

6、电源线/地线检查，示波器设置成 AC Coupled，参考地线连在待测 PCB 板的总输入地线处，如果电源线或者地线的噪声峰峰值小于 20mv，说明电源线/地线正常；反之异常，需要找到干扰源，一般可以通过稳压源外灌电源或增加滤波电容等方法来分析；

7、检查射频匹配电路和天线是否正常，目测射频匹配电路和天线部分是否与提供的参考电路完全相同，包括元器件值、PCB 版图和走线长度、周围覆地和天线尺寸。测试天线贴近情况下的无线辐射功率或者开口缆连 SMA 转接头的传导输出功率，如果天线辐射功率小于设定值 15dB 以上或者传导输出功率小于设定值 3dB 以上，需要重新匹配；必要时请依靠网络矢量分析仪测试天线特性。

4.3 接收本振泄露测试

接收本振泄露可以判断芯片是否有正常进入接收状态。

1、本振泄漏信号是芯片内部载波信号耦合至芯片外的，从天线处用 SMA 转接头连接测试到泄漏信号在-40~-60dBm，对通信性能没有影响，可以通过接收本振判断接收通道是否工作正常，接收本振的频率计算按照以下公式为， $F_{lo} = (\text{频道} + 2) \times 2$ 。

2、接收本振频率范围 4804MHz~4971MHz，设置频谱仪的 Central Frequency=4900MHz，SPAN=200MHz，Atten=0dB，Ref Amplitude=-50dBm，观测频谱仪是否有信号，如果有信号，将 Peak Search 到的本振泄露频率，设置为中心频率，SPAN 设置为 1MHz，如果观测到的信号频谱是单一且稳定的一根单载波，频率与计算的值相差不超过 288KHz（按照晶体 60ppm 的要求），说明接收通道是正常的。